

## PROPOSITION DE STAGE EN COURS D'ETUDES

Référence : **DPHY-2025-03**  
(à rappeler dans toute correspondance)

Lieu : TOULOUSE

Département/Dir./Serv. : DPHY/ECM

Tél. : 05 62 25 27 42

Responsable(s) du stage : Laurent ARTOLA

Email : [laurent.artola@onera.fr](mailto:laurent.artola@onera.fr)

### DESCRIPTION DU STAGE

Thématique(s) : Effets de l'Environnement sur les Systèmes Embarqués (ESEE)

Type de stage :  Fin d'études bac+5  Master 2  Bac+2 à bac+4  Autres

**Intitulé : Etude et modélisation des effets des radiations sur les processeurs graphiques pour les applications embarquées**

Sujet :

Les électroniques embarquées dans le cadre des applications spatiales et avioniques ont un besoin croissant de puissance de calculs combiné à une contrainte de faible consommation. Les composants électroniques embarqués sont soumis à des environnements radiatifs naturels (ERN) qui peuvent s'avérer critiques pour la fiabilité des calculateurs embarqués tels que les processeurs, les FPGA (Field Programmable Gate Array), et/ou les GPU (Graphics Processing Unit). En effet, plus récemment, avec l'explosion des besoins de traitement à bord d'images, les processeurs graphiques sont devenus des candidats particulièrement intéressants. L'estimation de la fiabilité des dernières générations de processeurs graphiques vis-à-vis des erreurs de type SEE (Single Event Effect) s'avère être nécessaire pour l'ensemble des acteurs de domaines aéronautiques et aérospatiaux.

C'est dans ce contexte que l'ONERA (TOULOUSE) a développé une expertise dans des méthodologies d'analyse mais également des bancs de tests aux erreurs numériques (SEE) sur ces composants COTS : FPGA et GPU. Cette approche permet de répondre aux besoins en fiabilité des acteurs de la microélectronique pour ses applications spatiales et avioniques.

L'objectif de ce stage est d'étudier la réponse d'une nouvelle génération (30XX) de puce GPU en environnement radiatif neutronique. Pour ce faire, en s'appuyant sur un moyen de test existant (développé par l'ONERA), une mise à jour de ce banc test devra être réalisée afin d'être en mesure de détecter les erreurs induites par les radiations dans les différents niveaux de mémoires intégrés au sein d'une nouvelle génération de puce GPU. Ce développement se réalisera en langage CUDA interprétable par le processeur graphique. Après la validation de ce banc de test, des essais seront réalisés sous contraintes neutrons afin d'investiguer la sensibilité aux erreurs SEE du GPU dans un environnement radiatif accéléré disponible à l'ONERA.

Les étapes du stage seront les suivantes :

- Analyse critique et prise en main de l'architecture existante
- Concevoir l'architecture Soft / HW du banc de test basée sur des cartes Nvidia GeForce RTX 3080
- Développer le code C / CUDA
- Implémentation et prototypage sur une carte Nvidia GeForce RTX 30XX
- Rédiger une documentation de conception
- Réaliser les tests unitaires et les tests d'intégration
- Participer à l'intégration système et à des campagnes de tests radiatives

Le stage se déroulera dans les locaux de l'ONERA à TOULOUSE.

Est-il possible d'envisager un travail en binôme ?    Oui

**Méthodes à mettre en œuvre :**

- |                                                         |                                                              |
|---------------------------------------------------------|--------------------------------------------------------------|
| <input type="checkbox"/> Recherche théorique            | <input type="checkbox"/> Travail de synthèse                 |
| <input checked="" type="checkbox"/> Recherche appliquée | <input checked="" type="checkbox"/> Travail de documentation |
| <input type="checkbox"/> Recherche expérimentale        | <input type="checkbox"/> Participation à une réalisation     |

Possibilité de prolongation en thèse : Oui

**Durée du stage :**                      Minimum : 4 mois                      Maximum : 5 mois

Période souhaitée : Février 2025 – Juillet 2025

**PROFIL DU STAGIAIRE**

Connaissances et niveau requis :

Programmation C et CUDA

Ecoles ou établissements souhaités :

Ecole d'ingénieur et Master 2 spécialisé en électronique et systèmes embarqués